

MICROSTRIP LINE

Patent Number: JP60062702
Publication date: 1985-04-10
Inventor(s): SHIOMI YASUFUMI
Applicant(s): MATSUSHITA DENKI SANGYO KK
Requested Patent: JP60062702
Application Number: JP19840155879 19840726
Priority Number(s):
IPC Classification: H01P3/08; H01P1/04; H01P11/00
EC Classification:
Equivalents:

Abstract

PURPOSE: To improve the reliability of soldering on a microstrip line by coating a solder resist being a thermosetting paint of epoxy or acrylic group to a part in the vicinity of a location where electric components or leads are connected.

CONSTITUTION: A microstrip line conductor 2 is formed on a dielectric board 1 and the solder resist 6 being a thermosetting paint of epoxy or acrylic group is coated very thinly in the vicinity of a soldering part. Thus, in soldering connecting pins of microwave components and leads 3 or the like to the soldered part, the solder resist 6 prevents solder 4 from being spread, minimizes the amount of solder and also prevents the microstrip line conductor 2 from being exfoliated from the dielectric board 1. Since the solder resist 6 is an electric insulator applied very thinly, the disturbance of the electromagnetic field due to the resist is less.

Data supplied from the **esp@cenet** database - I2

Excerpt from
Japanese Patent Laid-Open Publication NO. Sho 60-62702

As described in Figs. 2 and 3, a microstrip line conductor 2 is formed on a dielectric substrate 1, and numeral 7 indicates a connection portion of the microstrip line. Further, a solder resist 6 is coated adjacent to the connection portion 7 from the region on the microstrip conductor 2 to the vicinity thereof. The solder resist 6 is an epoxy or acrylic thermosetting paint, and has a property as an electrically insulating paint and solder heat resistance. Fig. 4 shows a connection state between the microstrip line and a microwave element or the like. Specifically, the solder resist 6 coated from the region on the microstrip line conductor 2 to the vicinity thereof defines the area of the connection portion 7 on the microstrip line which is required for soldering and minimizes the amount of solder required for connection, thereby increasing efficiency and reliability of soldering. In this manner, the disturbance of electromagnetic field in the microstrip line conductor caused by the soldering is reduced as much as possible, and coating of the solder resist onto the dielectric substrate is made to reinforce adhesion of the microstrip line conductor to the dielectric substrate, so that the microstrip line can be mechanically protected from heat and external force generated by soldering.

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A) 昭60-62702

⑬ Int.CI. 1

H 01 P 3/08
1/04
11/00

識別記号

厅内整理番号

⑭ 公開 昭和60年(1985)4月10日

7741-5J
7741-5J
6749-5J

審査請求 有 発明の数 1 (全3頁)

⑮ 発明の名称 マイクロストリップ線路

⑯ 特 願 昭59-155879

⑰ 出 願 昭55(1980)12月10日
前実用新案出願日援用

⑱ 発明者 塩見 康文 門真市大字門真1006番地 松下電器産業株式会社内

⑲ 出願人 松下電器産業株式会社 門真市大字門真1006番地

⑳ 代理人 弁理士 中尾 敏男 外1名

明細書

1. 発明の名称

マイクロストリップ線路

2. 特許請求の範囲

マイクロ波素子等の電子部品や導線を半田付けにより接続すべき箇所の近傍に、ソルダーレジストをコーティングしたことを特徴とするマイクロストリップ線路。

3. 発明の詳細な説明

本発明は、マイクロストリップ線路と電子部品等の接続手段に係り、特にマイクロストリップ線路の接続部の改良に関するもの。

周知のように、誘電体基板上に金属薄膜を細糸に被覆してなるいわゆるマイクロストリップ線路は、各種の電子部品(例えば、FET、ダイオード等)に接続されることが通例であり、マイクロストリップ線路の接続の信頼性は、マイクロストリップ線路を使用した電子機器にとって、他のマイクロ波素子等の電子部品の信頼性と同様に重要なものである。

従来からマイクロストリップ線路の接続手段として、最も一般的であり簡易に行なわれているものに、第1図に示す半田付けによる手段がある。これは誘電体基板1上に形成されたマイクロストリップ線路導体2に、接続しようとする素子3を当接し、この当接部を半田4で接続するようにしたものである。尚、第1図において、5は接地導体である。しかしながらこの接続形態においては下記のような現象が生じ電気的及び構造的に悪影響をもたらす欠点がある。すなわちマイクロストリップ線路の接続部の半田4が、マイクロストリップ線路の電磁界を乱す現象である。さらに、半田付けによる熱や掛る外力により接続部のマイクロストリップ線路導体2が基板1より剥離する等、マイクロストリップ線路を使用する電子機器の信頼性を低下させてしまう欠点を有していた。

本発明は、前記した従来の欠点を低減し、極めて良好にマイクロ波素子等の電子部品を接続し得るようしたマイクロストリップ線路を提供する

3 ...

ことを目的としている。

以下本発明の一実施例を図面を参照しながら説明する。

第2図及び第3図は本発明の実施例を示し、第1図と同一物は同一番号を付して説明する。第2図、第3図に示すように誘電体基板1上にマイクロストリップ線路導体2が形成されており、7がマイクロストリップ線路の接続部である。さらに接続部7に隣接してソルダーレジスト6が、マイクロストリップ線路導体2上からその近傍にコーティングされている。ソルダーレジスト6はエポキシ系やアクリル系の熱硬化性の塗料であり、電気絶縁塗料としての性質、ならびに半田耐熱性を有したものである。第4図が本発明によるマイクロストリップ線路とマイクロ波累子等の接続状態を示している。すなわちマイクロストリップ線路導体2上からその近傍にコーティングしたソルダーレジスト6は、半田付けに必要とするマイクロストリップ線路上の接続部7の広さを規定し、接続に必要とする半田量を必要最小限にすると共に、

特開昭60-62702(2)

半田付けの能率、信頼性を向上させるものである。こうして前記半田付けに起因するマイクロストリップ線路の電磁界の乱れを極力おさえ、さらにソルダーレジストの誘電体基板へのコーティングが、マイクロストリップ線路導体の誘電体基板への接着を補強する状態として、半田づけによる熱や掛る外力からマイクロストリップ線路を機械的に保護している。

さて、ソルダーレジストがマイクロストリップ線路の電磁界の乱れを生じさせる悪影響が十分予想できるが、本発明によるソルダーレジストのコーティングの厚さは極めて薄く、マイクロストリップ線路の性能への影響は無視できる程度のものであり、ソルダーレジストのマイクロストリップ線路導体上のコーティング幅(マイクロストリップ線路導体の長手方向の寸法)も、マイクロストリップ線路の性能への影響が無視できる程度の幅のみ有するものである。こうして従来のマイクロストリップ線路の接続部の近傍にソルダーレジストをコーティングすることにより、極めて良好な

5ページ

マイクロストリップ線路を提供することが可能となる。

尚、本発明は上記した例のみに限定されることなく、本発明の要旨を変更しない範囲で種々の変形を実施し得ることはいうまでもない。

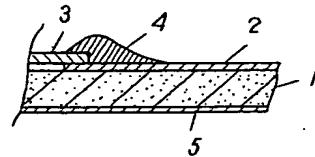
4. 図面の簡単な説明

第1図は、従来のマイクロストリップ線路の接続部を示す断面図、第2図a、b及び第3図a、bはそれぞれ本発明の実施例におけるマイクロストリップ線路を示す平面図及びその断面図、第4図は第3図に示す実施例による接続部を示す断面図である。

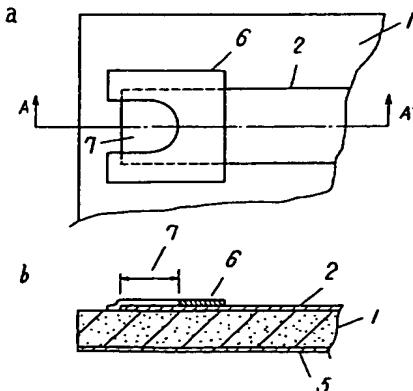
1……誘電体基板、2……マイクロストリップ線路導体、3……接続されている電子部品、4……半田、5……接地導体、6……ソルダーレジスト、7……マイクロストリップ線路の接続部。

代理人の氏名 弁理士 中尾敏男 担当1名

第1図

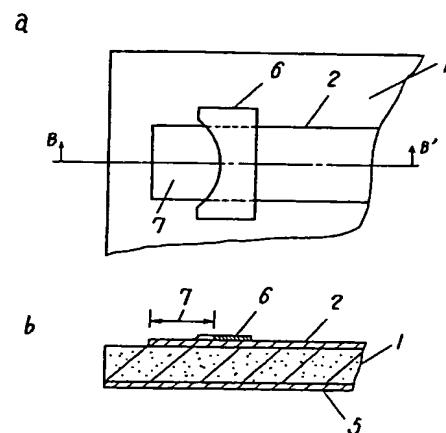


第2図



特開昭60-62702(3)

第3図



第4図

